

Calendario 2021/2022 -Máster Sistemas Electrónicos Entornos Inteligentes

SEMANA	ASIGNATURAS						Semana examen
	Bloque A	Bloque B		Bloque C		Bloque D	
18-22/10	EI					PE	
25-29/10	EI	MICRO				PE	
02-05/11	EI	MICRO				PE	
08-12/11	EI	MICRO				PE	
15-19/11	ei	MICRO				PE	EI
22-26/11		micro	MICROK	EMP		PE	MICRO
29-03/12			MICROK	EMP		PE	
09-10/12			MICROK	EMP		PE	
13-17/12			MICROK	EMP			
20-22/12			microk	emp			MICROK/EMP
10-14/01		SENSOR			FPGA		
17-21/01		SENSOR			FPGA		
24-27/01		SENSOR			FPGA		
31-04/02		SENSOR			FPGA		
07-11/02		sensor	REDES1	TAPI	fpga		SENSOR/FPGA
14-18/02			REDES1	TAPI			
21-25/02			REDES1	TAPI			
01-04/03			REDES1	TAPI			
07-11/03		REDES2	redes1	tapi	IUS		REDES1/TAPI
14-18/03		REDES2			IUS		
21-25/03		REDES2			IUS		
28-01/04		REDES2			IUS		
04-07/04		redes2			ius		REDES2/IUS
19-22/04		IMICRO	CIUD	IPM	VISION	IPN	
25-29/04		IMICRO	CIUD	IPM	VISION	IPN	
03-06/05		IMICRO	CIUD	IPM	VISION	IPN	
09-13/05		IMICRO	CIUD	IPM	VISION	IPN	
16-20/05		imicro	ciud	ipm	vision	ipn	IMICRO /VISION/IPM/CIUD/IPN
23-27/05		BUSES	DPCI	TECA	IFPGA	MET	
30-03/06		BUSES	DPCI	TECA	IFPGA		
06-10/06	PE	BUSES	DPCI	TECA	IFPGA		
13-17/06	PE	BUSES	DPCI	TECA	IFPGA		
20-24/06	PE	buses	dpci	teca	ifpga	MET	BUSES/DPCI/TECA/ IFPGA
27-01/07	PE					MET	
04-08/07	PE					MET	
11-15/07	PE					met	
18-22/07	PE						MET
25-29/07	PE						

En minúscula el periodo de recogida de entregas finales.

Tiempo parcial: Se debe organizar la docencia en dos cursos de 30 ECTS cada uno. Se recomiendan dos opciones

Primer Curso Tiempo Parcial		Segundo Curso Tiempo Parcial	
Opción 1	Opción 2	Opción 1	Opción 2
6 Obligatorias (18 ECTS) EI, MICRO, MICROK, SENSOR, REDES1, REDES2	6 Obligatorias (18 ECTS) EI, MICRO, MICROK, SENSOR, REDES1, REDES2	4 Obligatorias (12 ECTS) FPGA, TAPI, IUS, MET	4 Obligatorias (12 ECTS) FPGA, TAPI, IUS, MET
4 Optativas (12 ECTS)	2 Optativas (6 ECTS)	TFM (12 ECTS)	TFM (12 ECTS)
	Prácticas Externas (6 ECTS)	Prácticas Externas (6 ECTS)	2 Optativas (6 ECTS)

Respecto a las optativas, para cursar IMICRO y/o IREDES se deberían haber cursado las obligatorias del Bloque B. Para cursar VISION y/o IFPGA se debería haber cursado FPGA. Para cursar BUSES se debería haber cursado SENSOR. Las optativas EMP, IPM, DPCI, TECA, CIUD o IPN se pueden cursar sin haber cursado anteriormente ninguna asignatura obligatoria en especial.

ACRÓNIMO	NOMBRE DE LA ASIGNATURA	CARÁCTER	MODALIDAD
BUSES	Laboratorio de Diseño de Aplicaciones de Transductores y su Interconexión con Buses de Campo	Optativa	Presencial
CIUD	Ciudades inteligentes	Optativa	A distancia
DPCI	Diseño de placas de circuito impreso	Optativa	A distancia
EI	Entornos Inteligentes	Obligatoria	A distancia
EMP	Microprocesadores empotrados	Optativa	A distancia
FPGA	Diseño de Sistemas Empotrados basados en FPGAs	Obligatoria	A distancia
IFPGA	Intensificación en FPGAs	Optativa	Presencial
IMICRO	Intensificación en microcontroladores	Optativa	A distancia
IPM	Interacción Persona Máquina	Optativa	A distancia
IPN	Intensificación en planes de proyectos tecnológicos de negocio	Optativa	A distancia o presencial
IREDES	Intensificación en redes	Optativa	Presencial
IUS	Interfaces de Usuario	Obligatoria	A distancia
MET	Planificación, gestión y desarrollo de proyectos	Obligatoria	A distancia
MICRO	Técnicas de diseño de sistemas empotrados basados en microcontroladores	Obligatoria	A distancia
MICROK	Microkernels	Obligatoria	A distancia
PE	Prácticas Externas	Obligatoria	A distancia o presencial
REDES1	Tecnologías de redes de sensores I	Obligatoria	A distancia
REDES2	Tecnologías de redes de sensores II	Obligatoria	A distancia
SENSOR	Del mundo físico al controlador: sensores, interfaces y comunicaciones	Obligatoria	A distancia
TAPI	Técnicas Avanzadas de Procesado de Información	Obligatoria	A distancia
TECA	Tecnologías Accesibles	Optativa	A distancia
TFM	Trabajo Fin de Máster	Obligatoria	A distancia o presencial
VISION	Visión Artificial	Optativa	A distancia