

Calendario 2020/21 - Máster Sistemas Electrónicos Entornos Inteligentes

SEMANA	ASIGNATURAS						Semana examen
	Bloque A	Bloque B		Bloque C		Bloque D	
19-23/10	EI					PE	
26-30/10	EI	MICRO				PE	
03-06/11	EI	MICRO				PE	
09-13/11	EI	MICRO				PE	
16-20/11	ei	MICRO				PE	EI
23-27/11		micro	MICROK	EMP		PE	MICRO
30-04/12			MICROK	EMP		PE	
09-11/12			MICROK	EMP		PE	
14-18/12			MICROK	EMP			
21-23/12			microk	emp			MICROK/EMP
11-15/01		SENSOR			FPGA		
18-22/01		SENSOR			FPGA		
25-29/01		SENSOR			FPGA		
01-05/02		SENSOR			FPGA		
08-12/02		sensor	REDES1	TAPI	fpga		SENSOR/FPGA
15-19/02			REDES1	TAPI			
22-26/02			REDES1	TAPI			
01-05/03			REDES1	TAPI			
08-12/03		REDES2	redes1	tapi	IUS		REDES1/TAPI
15-19/03		REDES2			IUS		
22-25/03		REDES2			IUS		
06-09/04		REDES2			IUS		
12-16/04		redes2			ius		REDES2/IUS
19-23/04		IMICRO	CIUD	IPM	VISION	IPN	
26-30/04		IMICRO	CIUD	IPM	VISION	IPN	
03-07/05		IMICRO	CIUD	IPM	VISION	IPN	
10-14/05		IMICRO	CIUD	IPM	VISION	IPN	IMICRO/IPN
17-21/05		IREDES	ciud	ipm	vision		VISION/IPM/CIUD
24-28/05		IREDES	DPCI	TECA	IFPGA		
31-04/06		IREDES	DPCI	TECA	IFPGA		
07-11/06	PE	IREDES	DPCI	TECA	IFPGA		IREDES
14-18/06	PE	BUSES	DPCI	TECA	IFPGA		IPFGA
21-25/06	PE	BUSES	dpci	teca		MET	/DPCI/TECA
28-02/07	PE	BUSES				MET	
05-09/07	PE	BUSES				MET	BUSES
12-16/07	PE					MET	
19-23/07	PE					met	MET
26-27/07	PE						

En minúscula el periodo de recogida de entregas finales.

Tiempo parcial: Se debe organizar la docencia en dos cursos de 30 ECTS cada uno. Se recomiendan dos opciones

Primer Curso Tiempo Parcial		Segundo Curso Tiempo Parcial	
Opción 1	Opción 2	Opción 1	Opción 2
6 Obligatorias (18 ECTS) EI, MICRO, MICROK, SENSOR, REDES1, REDES2	6 Obligatorias (18 ECTS) EI, MICRO, MICROK, SENSOR, REDES1, REDES2	4 Obligatorias (12 ECTS) FPGA, TAPI, IUS, MET	4 Obligatorias (12 ECTS) FPGA, TAPI, IUS, MET
4 Optativas (12 ECTS)	2 Optativas (6 ECTS)	TFM (12 ECTS)	TFM (12 ECTS)
	Prácticas Externas (6 ECTS)	Prácticas Externas (6 ECTS)	2 Optativas (6 ECTS)

Respecto a las optativas, para cursar IMICRO y/o IREDES se deberían haber cursado las obligatorias del Bloque B. Para cursar VISION y/o IFPGA se debería haber cursado FPGA. Para cursar BUSES se debería haber cursado SENSOR. Las optativas EMP, IPM, DPCI, TECA, CIUD o IPN se pueden cursar sin haber cursado anteriormente ninguna asignatura obligatoria en especial.

ACRÓNIMO	NOMBRE DE LA ASIGNATURA	CARÁCTER	MODALIDAD
BUSES	Laboratorio de Diseño de Aplicaciones de Transductores y su Interconexión con Buses de Campo	Optativa	Presencial
CIUD	Ciudades inteligentes	Optativa	A distancia
DPCI	Diseño de placas de circuito impreso	Optativa	A distancia
EI	Entornos Inteligentes	Obligatoria	A distancia
EMP	Microprocesadores empotrados	Optativa	A distancia
FPGA	Diseño de Sistemas Empotrados basados en FPGAs	Obligatoria	A distancia
IFPGA	Intensificación en FPGAs	Optativa	Presencial
IMICRO	Intensificación en microcontroladores	Optativa	A distancia
IPM	Interacción Persona Máquina	Optativa	A distancia
IPN	Intensificación en planes de proyectos tecnológicos de negocio	Optativa	A distancia o presencial
IREDES	Intensificación en redes	Optativa	Presencial
IUS	Interfaces de Usuario	Obligatoria	A distancia
MET	Planificación, gestión y desarrollo de proyectos	Obligatoria	A distancia
MICRO	Técnicas de diseño de sistemas empotrados basados en microcontroladores	Obligatoria	A distancia
MICROK	Microkernels	Obligatoria	A distancia
PE	Prácticas Externas	Obligatoria	A distancia o presencial
REDES1	Tecnologías de redes de sensores I	Obligatoria	A distancia
REDES2	Tecnologías de redes de sensores II	Obligatoria	A distancia
SENSOR	Del mundo físico al controlador: sensores, interfaces y comunicaciones	Obligatoria	A distancia
TAPI	Técnicas Avanzadas de Procesado de Información	Obligatoria	A distancia
TECA	Tecnologías Accesibles	Optativa	A distancia
TFM	Trabajo Fin de Máster	Obligatoria	A distancia o presencial
VISION	Visión Artificial	Optativa	A distancia